

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

整理番号:0141069

発送番号:408244 発送日:平成15年11月25日

1

拒絶理由通知書



特許出願の番号

特願2001-335413

起案日

平成15年11月17日

特許庁審査官

酒井 英夫

9631 4R00

特許出願人代理人

伊東 忠彦 様

適用条文

第29条第2項、第36条

この出願は、次の理由によって拒絶をすべきものである。これについて意見があれば、この通知書の発送の日から60日以内に意見書を提出して下さい。

提出期限

1/26 (月)

理 由

1. この出願の下記の請求項に係る発明は、その出願前日本国内又は外国において頒布された下記の刊行物に記載された発明又は電気通信回線を通じて公衆に利用可能となった発明に基いて、その出願前にその発明の属する技術の分野における通常の知識を有する者が容易に発明をすることができたものであるから、特許法第29条第2項の規定により特許を受けることができない。
2. この出願は、特許請求の範囲の記載が下記の点で、特許法第36条第6項第2号に規定する要件を満たしていない。

記 (引用文献等については引用文献等一覧参照)

(1) 理由1について

- ・請求項: 1-8
- ・引用文献: 1

引用文献1には、Siの仮基板上にCu配線層やポリイミド絶縁層を積層形成し、最上層にセラミック基板を接続した後、前記仮基板を除去し、仮基板の除去によって露出した配線層にLSIをフェイスダウン実装する技術が記載されている。前記技術にあって、LSIの実装を先に行うよう設計変更することは、当業者による通常の創作能力の発揮にすぎない。また、フェイスダウン実装にあって、アンダーフィルを充填することも、本願出願前の慣用技術である。

- ・請求項: 9, 11, 12
- ・引用文献: 1, 2

コンデンサ等の受動素子を有する中継基板を、仮基板を用いて形成することは、引用文献2に示されているのであるから、引用文献1に記載の発明において、

受動素子を作り込むよう設計変更することは、当業者であれば適宜になし得たものである。また、配線の形状も適宜に選択し得たものにすぎない。

・請求項: 15

・引用文献: 2

引用文献2には、受動素子を有する中継基板の製造に際して、ベース基板として、KBr層を有するサファイア基板を用いることが例示されており（【0052】等を参照）、また、KBrに代えてCuが用いられ得ることも示されている（【0068】）。

(2) 理由2について

・請求項: 1, 2, 4, 5, 7, 9-15

「中継基板」とは、何と何とを中継する基板であるのかが不明である。

例えば、請求項1に係る発明においては、「中継基板」の一方の面に半導体素子が接続されることは示されているものの、それ以外に接続されるものは記載されておらず、「中継」が行われていない。また、請求項12-15に係る発明に至っては、「中継基板」には何も接続されておらず、「中継」されていない。

引用文献等一覧

1. ~~特開平04-291998号公報~~

2. 特開2001-274036号公報 ← already submitted to USPTO

先行技術文献調査結果の記録

・調査した分野 IPC第7版 H01L 23/12-23/15,
H01L 23/32,
H05K 3/46

・先行技術文献 ~~特開昭49-093862号公報
特開平03-246993号公報
特開平07-321490号公報
特開平10-247706号公報
特開平11-054884号公報
特開2001-319997号公報
特開2001-338836号公報~~

この先行技術文献調査結果の記録は、拒絶理由を構成するものではない。

この拒絶理由通知書についてのお問い合わせ先

特許審査第三部 電子素材加工 審査官 酒井 英夫

整理番号:0141069 発送番号:408244 発送日:平成15年11月25日 3/E

電話 03-3581-1101 (内線3471)

FAX 03-3580-6905

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-291993

(43)Date of publication of application : 16.10.1992

(51)Int.Cl.

H05K 3/46

H05K 3/36

(21)Application number : 03-057107

(71)Applicant : HITACHI LTD

(22)Date of filing : 20.03.1991

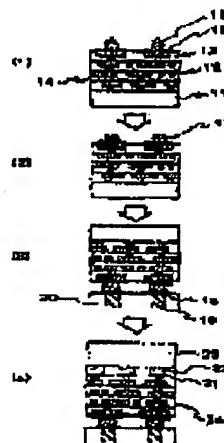
(72)Inventor : MIURA OSAMU
MIYAZAKI KUNIO
WATANABE RYUJI
OGOSHI YUKIO
SATSUU YUUICHI
SHIODA KATSUHIKO
SUZUKI HITOSHI

(54) METHOD OF JOINING THIN FILM UNIT

(57)Abstract:

PURPOSE: To form a board even including many thin film wiring layers with the high yield in a short time by heating and bonding electrodes each comprising thin film metal at a temperature lower than the glass transition point of a polyimide resin film.

CONSTITUTION: An Au bump 16 is formed on the surface of a connection pad 15 of a thin film unit 14 composed of a Cu wiring 12 and a polyimide insulating film 13 both formed on a tentative board 11. Then, after stamping of a bump 16 there are subjected to thermocompression bonding a ceramic board 20 including a metallized layer 18 and an internal layer wiring 19, and a thin film unit 14. For heating temperature at that time there is selected a temperature lower than a glass transition point of the polyimide insulating film 13, say 280. After the tentative board 11 is etched and removed, a surface layer 21 is formed. Further, an LSI 23 is mounted using a solder bump 22 to yield a predetermined mounting board 24.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-291993

(43) 公開日 平成4年(1992)10月16日

(51) Int. Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 5 K 3/46		G 6921-4E		
3/38		A 6736-4E		
3/46		B 6921-4E		

審査請求 未請求 請求項の数3(全6頁)

(21) 出願番号 特願平3-87107
(22) 出願日 平成3年(1991)3月20日

(71) 出願人 000008108
株式会社日立製作所
東京都千代田区神田駿河台四丁目6番地
(72) 発明者 三崎 修
茨城県日立市久慈町4026番地 株式会社日立製作所日立研究所内
(72) 発明者 宮崎 邦夫
茨城県日立市久慈町4026番地 株式会社日立製作所日立研究所内
(72) 発明者 渡辺 隆二
茨城県日立市久慈町4026番地 株式会社日立製作所日立研究所内
(74) 代理人 弁理士 高田 幸彦

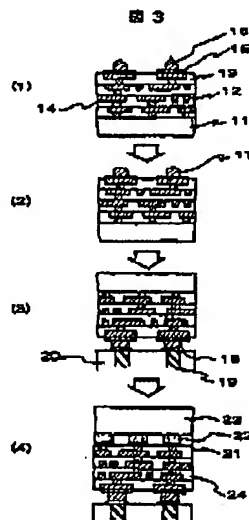
最終頁に続く

(54) 【発明の名称】 薄膜ユニットの接合方法

(57) 【要約】

【構成】 仮基板11上に形成されたCu配線12とポリイミド絶縁膜13から成る薄膜ユニット14の接続パッド15表面上にAuパンプ16を形成する。パンプのスタンピング処理を行い、表面が平坦なAuパンプ17を得た後、表面にメタライズ層18を設け、内層配線19を持つセラミック基板20と薄膜ユニットとの280℃で熱圧着を行う。最後に、薄膜ユニットが形成されている仮基板を除去した後、薄膜ユニットの最上層に表面層21を形成し、さらに表面層上にハンダ22でL S I 23を搭載し、所定の実装基板24を得る。

【効果】 大型計算機用実装基板の高密度化を図ることができ、高密度に実装されたモジュール基板を提供することができ、信号遅延時間を短縮して高速化に対応できる。



【特許請求の範囲】

【請求項1】 導体金属とポリイミド樹脂膜から構成される薄層多層配線を設け表面層に導体金属からなる電極が形成されている導体ユニットを少なくとも二つ以上接合する工程において、前記導体金属からなる電極同士を前記ポリイミド樹脂膜のガラス転移点以下の温度で加熱・圧着することを特徴とする導体ユニットの接合方法。

【請求項2】 請求項1に記載の前記導体ユニットを複数個接合する工程において、前記導体金属からなる電極表面に前記導体金属と異なる金属からなる薄層をコーティングする工程及び、前記電極を構成する金属と前記電極表面にコーティングした金属との共晶反応により、前記導体ユニットを複数個加熱・圧着する工程を含む導体ユニットの接合方法。

【請求項3】 請求項2に記載の共晶反応の開始温度が請求項1に記載のポリイミド樹脂膜のガラス転移点以下の温度である導体ユニットの接合方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は電子計算機用のLSI搭載実装基板の製造技術に係り、特に、セラミック基板上に導体金属からなる配線層とポリイミド樹脂膜からなる有線層を組層とし、薄層プロセスによって形成される高多層薄層配線実装基板の作成方法に関する。

【0002】

【従来の技術】 電子計算機に用いる実装用のモジュール基板では、信号伝送の高速化を図るため、基板内での信号伝送をできるだけ小さくすることが重要な課題となっている。

【0003】 従来は主として、WやMoなどの配線層をセラミック厚膜プロセスの積層焼結法により形成した厚膜基板が用いられている。しかし、高速化を図るために、最近ではセラミック基板上にポリイミドを層間絶縁膜とし、CuやAlを導体層とした多層薄層配線基板が注目されつつある。

【0004】 薄層配線部におけるポリイミドの誘電率がセラミックよりも小さく、低抵抗のCuやAlを使用でき、かつ、半導体プロセスを用いることによって、信号伝送の高速化と高密度化が可能となる。

【0005】 薄層多層配線を形成する技術については、すでにいくつか報告されている。しかし、その基本的プロセスはセラミック基板やS_i基板上に導体層、スルーホール及びポリイミド層のパターニングをフォトリソの露光、現像によって行う薄層プロセスが用いられている。しかし、この薄層プロセスは配線の微細化には適しているが、導体とスルーホールを一貫して形成する、いわゆる、逐次積層方式のため、積層数の多い薄層配線を形成するには膨大な時間を必要とし、また、プロセスの途中途中でリペアができないため、最終プロセスが終了段階まで基板の良・不良が決定できず、歩留まりが

低く製品コストが高いものになるという欠点があった。また、薄層配線では配線抵抗を低いレベルに抑えるため、配線幅を微細化すると配線厚さを大きくして断面積を確保する必要がある。

【0006】 そのため、配線層の厚さが幅幅と同一かそれ以上になり、流動性をもつポリイミドワニスを用いても平坦性の確保が困難となり、積層数の増大とともに配線パターン精度が低くなり、断線やショートが多くなるという問題があった。また、入出力用の端子をもつ本来のセラミック基板や、下層の薄層配線部は遮断し熱履歴や水、酸素等への侵食を受けることになり、界面の劣化や不純物イオンによる汚染が生じる。このような問題に対し、薄層配線を別の基板上で形成し、それを入出力端子をもつ本来のセラミック基板上にハンダで接合したパッケージが開示されている（特開昭61-40048号公報）。このパッケージは単にセラミック基板から薄層配線部を独立して形成するもので、薄層配線部をユニット化した本発明とは基本的に異なる。また、薄層形成に用いる仮基板がそのままパッケージの構成要素となっていることから、薄層配線層が不必要に厚くなり、信号伝送の高速化に対しても好ましくない。

【0007】 また、別の方法として特開昭83-274199号公報に配線が形成されたポリイミドフィルムを一価積層し、スルーホール部を熱圧着する方法が開示されている。

【0008】 この方法はスルーホール時間を短縮する上で効果が大いだが、積層プロセスで積層状のポリイミドフィルムを扱うことになり、位置合わせ精度の向上が困難で、かつ接合点数が極めて膨大になり、接合部の信頼性が低いという欠点をもつ。

【0009】

【発明が解決しようとする課題】 本発明の目的はこのような従来の技術の欠点をなくし、薄層配線層の層数の多い基板でも歩留まり良く、かつ、短時間で薄層配線層形成が可能で製造の簡便な基板を提供することにある。

【0010】 また、本発明の他の目的は上記構成基板を製造する方法を提供することにある。

【0011】

【課題を解決するための手段】 上記目的を達成するに、本発明はまず多数の積層数をもつ配線層をいくつかの層からなるユニット配線部に分割し、ユニット間のスルーホール部に形成された接続パッドを介して接続した構造とすること、さらに、配線ユニットは一時的に用いる基板（仮基板）上に形成し、さらに、配線ユニット表面の接続パッドを露出させ、ユニット間の電氣的接続を行った後、仮基板とユニット基板を分離し、それを繰り返す。この場合、電氣的な接続はパッド上に形成されたAuなどバンプの加熱・圧着やはんだ等によって行われる。また、配線ユニットを仮基板と分離するには仮基板としてS_iあるいはAlのような金属板を用い、これを

化学的に溶解除去するか、機械的に引き剥がすことによって行われる。

【0012】本発明の実装基板はセラミックまたはシリコン基板上に多層の導電配線層をもつLSI実装基板であって、導電配線部が複数の配線層からなる配線ユニットに分割されており、かつユニットの表面導体層と同一面に形成された接合パッドを通して各ユニット間の配線が電気的に接続される構造をもつことを特徴とする。

【0013】また、配線ユニットの一部が信号層と電源層及びグランド層が両表面に形成され、かつ、各層がスルーホールによって電気的に接続されていることを特徴とする。

【0014】さらに、配線ユニットの電源層及びグランド層はベタ膜であり、ベタ膜面内にベタ膜とは電気的に絶縁されたパッドが形成されていることを特徴とする。

【0015】さらに、配線ユニット間の接合パッドの大きさが各内周配線をつなぐためのスルーホールの大きさよりも大きいことを特徴とする。

【0016】配線ユニットを構成する配線層の導体層は、ポリイミドで形成されていることが好ましい。

【0017】また、配線ユニットで、接続のために相対向する二つのユニット表面の導体パターンの形状が同一であることが好ましい。

【0018】一方、ユニットは導電配線の構成要素とは異なる仮基板を用いて形成されることが好ましい。

【0019】また、ユニットは導膜プロセスにより仮基板上に形成されることが好ましい。ユニット接続を実現するためにはユニット間の微小パッドを介した確実な接続技術の開発が必要である。しかし、このユニット接続にはんだを適用することは、モジュール組立て段階にはんだの使用が複雑化することや、プロセス上での熱サイクルに対する信頼性の点で多くの問題を含んでいる。

【0020】そこで、新しい試みとして、パンプとパッドを圧着方式で固定させつつ、しかも、接合界面は拡散接合による強固な金属結合力を持たせる方法を発明し、Auパンプを用い、Auパッドとの加熱、圧着による接合の可能性を調べた。具体的には、ボールボンディング法により形成したφ80〜100μmのAuワイヤパンプとAuパッドを400℃以下で加圧接合する方法を実施した。この結果、パンプ当たり60〜100gの荷重ではんだよりも高強度の接合が可能であることが分かった。

【0021】この方法により多点パンプ接続が可能となれば、(1)接続ミスが極めて少なく、(2)接続抵抗が小さく、(3)耐熱、耐熱変位特性の高い高信頼性回路が図れるなどのメリットが考えられる。

【0022】Auワイヤパンプは、図1に示すようなワイヤボンディング装置を用い、直径35または25μmのAuワイヤを用い、基板上に直径約100μm、高さ80μmの円柱状のAuパンプを形成した。これは、キ

ャピラリ1を垂直方向に動かしながらクランパー2を回し、Auボール3をネックの部分で切断するものである。原理的には超音波併用の熱圧着法であり、超音波出力とワイヤの引張り力でコントロールされているもので、切断しやすいようにAuワイヤ自体に微量の元素が添加されている(約30PPM)。この微量はパターン形成機構が備わっているため、高速で連続形成(所要時間:0.1s/パンプ)が可能である。

【0023】このような方法によりワイヤパンプ4が形成できることが確認されたが、このパンプの最大の問題点はパンプの高さのばらつきが15〜20%と大きいことである。そこでパンプ表面を均一な荷重で加圧して押しつぶすスタンピング処理を施した。その結果、一パンプ当たり60g以上でワイヤ切断部のネックが完全につぶれ、ほぼ平らな形状を示し、おおよそ100g以上で一定厚さとなり、変形率としては約20%まで下がるということが分かった。パンプ接合装置は、真空高温接合装置(Moヒータ加熱方式、最大荷重:500kg、真空度:10⁻³〜10⁻²Pa)を用いた。この真空高温接合装置は加圧の金型をSV9-304とし、平行度が±8μm以内に収まるものであり、圧縮荷重は平均的にかかり、しかも真空加熱できる点で信頼性の高い接合ができる。

【0024】図2は加圧力30〜100g/パンプ(ワイヤ径:25μm)、加熱温度300〜400℃(大気中)の各種条件下でAuパンプ接合したものの接合強さを示す。接合部の接合強さ評価は、Auパンプに対し、厚さ35μmのCu網5上にNi/Auを蒸着した金属薄膜層6を形成したフィルムを接合し、ピール強さを測定した。パンプはS1基板7上のポリイミド膜層8表面に形成したAu蒸着層9上に設けた。パンプ配列は約20mm角のパターンにピッチ300μm、直径150μmのパッドが合計4255個配置されている。ピール試験は外周のパンプ10、三箇所ずつ、順次、引き剥がすようにし、この時かかるテンションを測定した。

【0025】なお、この実験以降ではパンプ連続形成の安定性から、Auパンプワイヤ径を25μmに細くしたものに変更した。この結果、35μmワイヤ使用時と同じ加圧条件(400℃、100g/パンプ)でも、更に幾分か低くなり、平均47g/パンプの接合強さとなった。

【0026】この図から、加熱温度が300℃では全く接合できず、また、350℃でも非常に低い値である。接着力が高くなる条件としては375℃以上の温度であり、この場合、加圧力が高い増す傾向にあり、おおよそ60g/パンプの加圧力でパンプ当たり30g以上の高い接着力を示す。なお、図中400℃の条件のみエラーバーが付けてあるが、これは、この条件のみ繰り返し測定を行ったものである。

【0027】一方、導電多層配線の上では、層間が平行

(4)

(4)

特開平4-291993

5

に接合されることが不可欠である。従って、日立化成工業（株）製のPIQを用いたが、接合部分が加圧によって、PIQ層中へのめりこみ、あるいはCuパッドの変形が生じないかどうかを懸念された。PIQでは加熱温度が300℃以上では荷重が100g/パンプと高いものは、パンプの変形が激しく、接続パッドの両サイド部分がPIQ中に深くめり込んでいる。PIQ膜の変形は、絶縁多層化プロセス上でパターン形成性を悪くす*

6

るばかりでなく、絶縁特性上でも大きな問題となる。この変形の原因としては、加圧力が高いというばかりでなく、表1の各種ポリイミドの特性にも示すように、加熱温度がPIQのガラス転移点（300℃）を超えていることが変形に大きな影響を及ぼしているものと思われる。

【0028】

【表1】

表1 各ポリイミドの諸特性

	熱膨張係数 (K^{-1})	引張り強さ (kg/mm^2)	破断伸び (%)	ガラス転移 温度 (°C)	熱分解開始 温度 (°C)
PIQ	4.5×10^{-5}	14.0	13.0	300	400
L150 (X952)	1.3×10^{-4}	20.0	20.0	350	500
L100	0.3×10^{-4}	45.0	30.0	420	515

【0029】 従って、Au-Auの拡散接合を利用した方式では適正な接合温度が400℃付近となるため、ポリイミドは、PIQよりも、むしろ表中のL150（ α がCu相当）、L100（ α がSi相当）のガラス転移点が350℃以上にあるポリイミドが好ましい。また、ポリイミド膜のイミド結合の熱分解を考慮すれば、今後は最大でも400℃以下に抑えることが好ましい。

【0030】 一方、実際のモジュール基板に適用される導膜ユニットは、層間絶縁膜としては約20 μm で五層程度（合計100 μm ）の厚いものが想定される。その点では、変形がより大きくなることも懸念される。そこで、ポリイミドの熱変形を抑える他の手段として、接合温度の低減化及び接合時の低荷重化が必要である。これにはパンプ金属であるAuと共晶反応を起こすSn（Au-Sn：265℃）、Si（Au-Si：370℃）、Ge（Au-Ge：356℃）等の導膜を接続パッド上にコーティングし、パンプと接続パッドとの間での共晶反応を利用した低温、低荷重接合法を適用することが好ましい。その場合、コーティング金属の膜厚を薄くし、接合界面のAu-Sn等の化合物の介在をできるだけ抑え、接合力を上げることが重要なポイントとなる。

【0031】 この方式によれば、層間絶縁膜にPIQを用いても、PIQ膜の熱変形を少なくし、導膜多層化プロセス上でパターン形成性を損わずに多数の導膜ユニットの一括接合が可能である。

【0032】

【作用】 導膜配線を複数の配線層をもつユニット分け、

ユニット間を接続パッドを介して接続する構造とした理由は導膜配線層をユニット毎に分割して作製でき、ユニット間の接続を行う前に良品と不良を選別できることによって、最終歩留まりを大幅に向上できるためである。また各ユニットを並列して作製することにより、実装基板を作製する時間を大幅に短縮できる。

【0033】 配線ユニットの構造として信号層を内層にし外層に電極、グランド層を設けた理由は、電極層及びグランド層が基本的にベタ膜であるため、配線幅が最適な信号配線層やスルーホールを確保できるためと、ユニット間の配線層をつなぐ微細なスルーホールよりも大きい接続パッドを電極層及びグランド層内に形成でき、ユニット間の接続の信頼性を高めることができるためである。

【0034】

【実施例】 以下、本発明を図面を用いて詳細に説明する。

【0035】 図3は本発明に基づく実装基板の作製工程を示す。厚さ2mmのSiウエハの仮基板11上に形成されたCu配線12とポリイミド絶縁膜13から構成される導膜ユニット14の最上層の接続パッド15表面上にAuパンプ16を形成する。

【0036】 Auパンプ16は100 μm 、ピッチは250 μm とした。次に、パンプの高さをばらつきを抑えるため、加圧力は100g/パンプのスタンピング処理を行い、パンプ高さ80 $\mu m \pm 0.5 \mu m$ のAuパンプ17を得た。

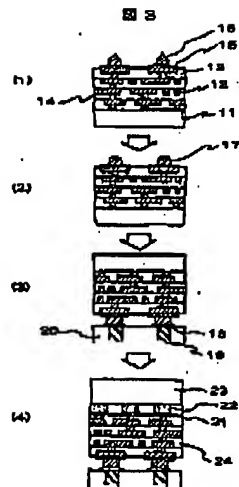
【0037】 次に表面にメタライズ（Ni, Au, Sn

(6)

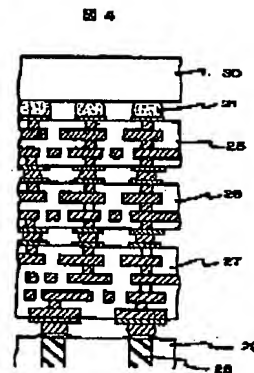
(8)

特開平4-291993

【図3】



【図4】



フロントページの続き

(72)発明者 大越 幸夫
茨城県日立市久慈町4026番地 株式会社日立製作所日立研究所内
(72)発明者 佐田 祐一
茨城県日立市久慈町4026番地 株式会社日立製作所日立研究所内

(72)発明者 植田 勝彦
茨城県日立市久慈町4026番地 株式会社日立製作所日立研究所内
(72)発明者 鈴木 斉
茨城県日立市久慈町4026番地 株式会社日立製作所日立研究所内



Creation date: 12-22-2003
Indexing Officer: MVUONG - MY-HANH VUONG
Team: OIPEBackFileIndexing
Dossier: 10607362 ✓

Legal Date: 12-01-2003 ✓

No.	Doccode	Number of pages
1	IDS	2 ✓

Total number of pages: 2

Remarks:

Order of re-scan issued on